

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

JCE921 U.S. PTO
09/891677
06/25/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 7月26日

出 願 番 号
Application Number:

特願2000-231351

出 願 人
Applicant(s):

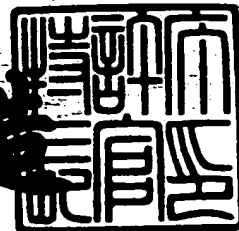
株式会社日立製作所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 3月 2日

特許庁長官
Commissioner,
Patent Office

及川耕造



【書類名】 特許願

【整理番号】 K00010961

【提出日】 平成12年 7月26日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/36

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市麻生区王禅寺 1 0 9 9 番地 株式会社日立製作所 システム開発研究所内

 【氏名】 工藤 泰幸

【発明者】

 【住所又は居所】 神奈川県川崎市麻生区王禅寺 1 0 9 9 番地 株式会社日立製作所 システム開発研究所内

 【氏名】 古橋 勉

【発明者】

 【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立製作所 半導体グループ内

 【氏名】 横田 善和

【発明者】

 【住所又は居所】 千葉県茂原市早野 3 3 0 0 番地 株式会社日立製作所 ディスプレイグループ内

 【氏名】 松戸 利充

【発明者】

 【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立画像情報システム内

 【氏名】 比嘉 淳裕

【特許出願人】

 【識別番号】 000005108

 【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示制御装置

【特許請求の範囲】

【請求項 1】

複数のデータ線と走査線がマトリクス状に配線された液晶パネルに、任意の画像を表示させる液晶表示制御装置において、

外部から与えられる表示データを記憶する表示メモリと、

外部から与えられる駆動パラメータを記憶する制御レジスタと、

装置の基準クロックを生成する、基準クロック生成部と、

基準クロックに基づき、同期化を図るためのタイミング信号群を生成する、タイミング生成部と、

タイミング信号群に従い、フレームを時分割してライン選択するための走査信号を外部に出力する、走査線駆動部と、

選択されたラインの表示データを、前記表示メモリから読み出し、これをデータ信号に変換して外部に出力する、データ線駆動部と、

前記データ信号、走査信号で使用する電圧レベルを生成する、駆動電圧生成部とを有し、

該制御レジスタに記憶する駆動パラメータは、基準クロックの周波数と、タイミング信号群の周波数に関する情報を含み、

該基準クロック生成部とタイミング生成部生成部は、この駆動パラメータに基づき、基準クロックとタイミング信号群の周波数を、変換することを特徴とする、液晶表示制御装置。

【請求項 2】

請求項 1 の液晶表示制御装置において、

前記基準クロックの周波数に関する駆動パラメータは、基準クロックの基となる前記タイミング生成部の原クロックの分周比であり、

前記タイミング信号群の周波数に関する駆動パラメータは、1 回のライン選択期間における、基準クロックの変化回数である、ことを特徴とする、液晶表示制御装置。

【請求項 3】

複数のデータ線と走査線がマトリクス状に配線された液晶パネルに、任意の画像を表示させる液晶表示制御装置において、

外部から与えられる中間階調情報を含む表示データを記憶する表示メモリと、

外部から与えられる各種駆動パラメータを記憶する制御レジスタと、

装置の基準クロックを生成する、基準クロック生成部と、

基準クロックを基に、同期化を図るためのタイミング信号群を生成する、タイミング生成部と、

前記タイミング信号群に従い、フレームを時分割してライン選択するための走査信号として、選択電圧と非選択電圧を外部に出力する走査線駆動部と、

選択されたラインの階調表示データを、表示メモリから読み出し、階調表示データをパルス信号に時間変調する、階調処理部と、

前記パルス信号を、データ信号に変換して外部に出力する、データ線駆動部と

、
前記データ信号、走査信号で使用する電圧レベルを生成する、駆動電圧生成部とを有し、

前記階調処理部は、1回のライン選択期間を有効期間と無効期間に分割し、有効期間内で階調表示データからデータ信号への変換処理し、

前記走査線駆動部は、前記階調処理部による有効期間で前記選択電圧を与える、ことを特徴とする、液晶表示制御装置。

【請求項 4】

請求項 3 記載の液晶表示制御装置にてにおいて、

該基準クロック生成部とタイミング生成部生成部は、前記制御レジスタに記憶された駆動パラメータに基づき、基準クロックとタイミング信号群の周波数を変更する、ことを特徴とする、液晶表示制御装置。

【請求項 5】

請求項 4 の液晶表示制御装置において、

前記基準クロックの周波数に関する駆動パラメータは、基準クロックの基となる原クロックの分周比であり、

前記タイミング信号群の周波数に関する駆動パラメータは、1回のライン選択期間における、基準クロックの変化回数である、ことを特徴とする、液晶表示制御装置。

【請求項 6】

請求項 3 の液晶表示制御装置において、

前記有効期間における基準クロックの変化回数は、（表示する階調数－1）と等しいか、それよりも多い、ことを特徴とする、液晶表示制御装置。

【請求項 7】

請求項 3 の液晶表示制御装置において、

前記データ信号は、あるラインの選択期間の終了時と、次ラインの選択期間の開始時において、同じ電圧レベルである、ことを特徴とする、液晶表示制御装置。

【請求項 8】

請求項 3 ～ 7 の液晶表示制御装置において、

前記データ信号は、同じ階調を表示する場合でも、フレーム毎に電圧レベルの変化タイミングが異なる、ことを特徴とする、液晶表示制御装置。

【請求項 9】

請求項 3 の液晶表示制御装置において、

前記データ信号は、同じ階調を表示する場合でも、チャンネル毎に電圧レベルの変化タイミングが異なる、ことを特徴とする、液晶表示制御装置。

【請求項 10】

請求項 3 の液晶表示制御装置において、

前記階調処理部は、前記データ信号が出力する電圧レベルの変化回数が、全ての階調において同じになるモードと、特定の階調のみ電圧レベルの変化回数が少なくなるモードを切換え、

前記制御レジスタに記憶する駆動パラメータは、該モードを切換える情報を含む、ことを特徴とする、液晶表示制御装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、ドットマトリクス型液晶を表示するための制御装置に関する。

【0 0 0 2】

【従来の技術】

液晶パネルの表示制御装置として、特開平 1 1 - 3 1 1 9 8 0 号公報記載の装置がある。この装置は、液晶パネルの一部を選択的に駆動することが可能であると共に、選択部分の駆動ライン数に従い、駆動電圧、駆動バイアス比、基準クロック周波数を設定することができる。これにより、画面全体を表示させる必要のない場合、必要な部分のみを適正な駆動条件で表示することができ、低消費電力化を図ることができる。

【0 0 0 3】

【発明が解決しようとする課題】

上記した従来技術においては、原クロックの分周比を駆動ライン数に応じて切り換え、これを基準クロックとすることで、フレーム周波数を一定に保つ方法が記載されている。

【0 0 0 4】

例えば、8ラインを一行とし、32ライン（4行）で全画面表示となる液晶パネルにおいて、部分表示時に16ラインを駆動する場合を考える。この場合、基準クロックの周波数が一定のままであると、16ラインの駆動時間は32ラインの半分となるため、フレーム周波数が2倍に増大する。その結果、画質の劣化を招く恐れがある。そこで、原クロックの周波数を2分の1、すなわち2分周し、これを基準クロックとすることで、フレーム周波数を一定に保つことができる。同様に、設定する原クロックの分周比を4分周、8分周することで、8ライン（2行）、4ライン（1行）の部分表示においても、フレーム周波数を一定に保つことが可能である。

【0 0 0 5】

ところが、近年の携帯電話等で使用する液晶パネルは、表示ライン数が100

ラインを超えるものが増え、また一行あたりもライン数も、8ライン以外に設定する要求がある。このため、部分表示するライン数も、多種多様な設定が要求されている。これに対し、従来技術においてフレーム周波数を一定にできる部分表示のライン数は、全画面表示の $1/2$ 、 $1/4$ 、 $1/8$ 等に限定される。したがって、駆動ラインを限定することなくフレーム周波数を一定に保つことが困難であった。

【0006】

一方、フレーム周波数は、使用する液晶パネルの特性、または駆動条件により、その最適値が異なることが考えられる。例えば、一般に輝度応答の速い液晶を使用する場合、フレーム周波数をより高くしないと十分なコントラストが得られないが、高フレーム周波数化は消費電力の増大につながる。そこで、コントラスト優先モードと、消費電力優先モードを用意する等、目的に応じてフレーム周波数を切り換える動作が考えられる。しかしながら、従来技術の液晶表示制御装置では、装置の動作モードに応じてフレーム周波数を切換えることについては考慮されていなかった。

【0007】

そこで、本発明の目的は、任意の範囲で部分表示を可能とすることで低消費電力を実現する液晶表示制御装置を提供することにある。

【0008】

また、本発明の他の目的は、フレーム周波数を液晶パネルの特性に合わせ、フレーム周波数自体を容易に切換え可能な液晶表示制御装置を提供することにある。

【0009】

また、本発明のその他の目的は、上記の液晶表示制御装置において、階調表示を実現する液晶表示制御装置を提供することにある。

【0010】

【課題を解決するための手段】

上記課題を解決するにあたり、まずフレーム周波数は、1ラインを駆動する時間である1走査期間と駆動ラインから、数1により求めることができる。

【 0 0 1 1 】

【数 1】

$$\text{フレーム周波数} = 1 / (1 \text{ 走査期間} \times \text{駆動ライン数}) \quad (\text{数 1})$$

数 1 から分かるように、駆動ライン数を変えた場合、フレーム周波数を一定に保つためには、1 走査期間の長さを調整すればよい。ここで、1 走査期間は基準クロックの数で変化する。この点に着目し、原クロックの分周比に加え、1 走査期間の基準クロック数を設定すれば、任意の駆動ラインに応じてフレーム周波数をほぼ一定に保つことができ、また、フレーム周波数自体の調整も容易であると考えた。

【 0 0 1 2 】

設定方法の具体的な例として、フレーム周波数を 6 0 [H z] と 7 0 [H z] 付近に保つ、基準クロックの各種設定値を図 2 に示す。ここで、原クロックの周波数は 2 0 0 [k H z]、全画面表示時の駆動ライン数を 1 6 0 とした。図 2 から分かるように、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことが可能である。そこで、本発明の液晶表示制御装置においては、原クロックの分周比、および 1 走査期間のクロック数を設定するためのレジスタを設け、そのレジスタに外部から設定値を入力できるようにした。

【 0 0 1 3 】

【発明の実施の形態】

以下、本発明第 1 の液晶表示制御装置の実施の形態を、図 1 ～図 5 を用いて説明する。

【 0 0 1 4 】

図 1 は本発明第 1 の実施の形態に係る液晶表示制御装置のブロック構成、および外部装置との接続関係を示したものである。図 1 において、1 0 1 は CPU (中央演算装置)、1 1 3 はメモリ、1 1 4 は CPU 1 0 1 とメモリ 1 1 3 を接続するバスであり、1 0 2 は本発明の液晶表示制御装置、1 0 3 は複数の走査線とデータ線の交点で画素が形成される、いわゆるパッシブマトリクス型の液晶パネルである。また、液晶表示制御装置 1 0 1 は、システムインタフェース 1 0 4、制御レジスタ 1 0 5、基準クロック生成部 1 0 6、タイミング生成部 1 0 7、ア

ドレスデコーダ 1 0 8、表示メモリ 1 0 9、データ線駆動部 1 1 0、走査線駆動部 1 1 1、駆動電圧生成部 1 1 2 から構成される。

【0 0 1 5】

まず、CPU 1 0 1、液晶表示制御装置 1 0 2、液晶パネル 1 0 3 における基本的な動作について説明する。

【0 0 1 6】

CPU 1 0 1 は、液晶パネル 1 0 3 に画像を表示するための表示データ、および液晶パネル 1 0 3 の各種駆動パラメータを、液晶表示制御装置 1 0 2 に与える。各種駆動パラメータには、駆動ライン数、駆動電圧、駆動バイアス比等の情報の他に、本発明の特徴である、原クロックの分周比、および 1 走査期間のクロック数に関する情報が含まれている。なおこの動作は、メモリ 1 1 3 に格納されている装置全体を制御するオペレーティングシステムとアプリケーションソフトウェアに基づいて CPU 1 0 1 により実行される。従って、メモリ 1 1 3 には、図 2 に示した駆動ライン数、分周比、1 走査期間の基準クロック数が対応付けられているテーブルを格納しており、CPU 1 0 1 は駆動するライン数に応じて分周比と 1 走査期間の基準クロック数を決定し、液晶表示制御装置 1 0 2 に対して駆動パラメータとして供給する。プログラムの一例としては、オペレータから装置に入力があった場合、これに対応した表示となるように、新たな表示データを与える動作や、反対に一定期間オペレータから入力が無い場合、駆動ライン数を変更するように、新たな駆動パラメータを与える動作などがある。

【0 0 1 7】

液晶表示制御装置 1 0 2 は、CPU 1 0 1 から与えられる表示データと各種駆動パラメータを、それぞれ表示メモリ 1 0 9 と制御レジスタ 1 0 5 に格納する。そして、格納した駆動パラメータに従い、表示メモリ 1 0 9 から表示データを読み出し、これをデータ信号に変換して出力すると共に、対応する走査信号を出力する。したがって、データ信号と走査信号の周波数、およびその他の駆動条件は、駆動パラメータによって決定する。

【0 0 1 8】

液晶パネル 1 0 3 は、液晶表示制御装置 1 0 2 から与えられるデータ信号と走

査信号を、それぞれデータ線と走査線に入力することで画像を表示する。ここで、データ信号と走査信号の電圧波形は、例えば日刊工業社出版、日本学術振興会第142編「液晶デバイスハンドブック」P394～P399記載の液晶駆動波形に従うものとする。

【0019】

以上説明した構成と動作により、本発明第1の実施の形態に係る液晶表示制御装置は、原クロックの分周比、および1走査期間のクロック数を外部から設定でき、この値に応じて液晶パネルを駆動することが可能である。したがって、本発明の目的である、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができる。

【0020】

次に、液晶表示制御装置102のより詳細な動作について説明する。

【0021】

まず、CPU101のインタフェースは、例えばいわゆる68系のバスインタフェースに準拠しており、液晶表示制御装置102は、表示データの変化した情報をCPU101から受け取ることとなる。より具体的には、CPU101は各画素毎に1フレーム前と現在のフレームとで階調が異なる場合、階調を表す表示データを液晶コントローラ2101に転送し、階調が変化しない画素については表示データを転送しない。CPU101と液晶表示制御装置102のシステムインターフェース104とのインタフェースは、図3に示すように、チップ選択を示すCS信号、制御レジスタのアドレス/データを選択するRS信号、動作の起動を指示するE信号、データの書込み/読出しを選択するRW信号、アドレス/データの実際の値であるD信号で構成される。そして、これらの制御信号は、制御レジスタ105のアドレスを指定するサイクルと、データを書込むサイクルを持つ。これらのサイクルにおける制御信号の動作を、図4を用いて説明する。まず、アドレス指定のサイクルでは、CS信号を“ロー”、RS信号を“ロー”、RW信号を“ロー”、D信号を所定のアドレス値にセットし、その後、E信号を一定期間“ハイ”にセットする。一方、データ書込みのサイクルでは、CS信号を“ロー”、RS信号を“ハイ”、RW信号を“ロー”、D信号を所望のデータ

にセットし、その後、E信号を一定期間“ハイ”にセットする。

【0022】

システムインタフェース104は、上記制御信号をデコードする部分であり、アドレス指定のサイクルでは、該当するアドレスを書込み状態にするための信号、データ書込みのサイクルでは書込むデータを、それぞれ制御レジスタ105へ出力する。

【0023】

制御レジスタ105では、指示されたアドレスのレジスタが書込み状態となり、このレジスタにデータが格納される。なお、制御レジスタ105へ書込まれるデータは、各種駆動パラメータ、および表示データとその表示位置データであり、それぞれ別のアドレスに書込まれるものとする。つまり、CPUか与えられる表示データも、一旦制御レジスタ105を経由する。また、制御レジスタ105に格納される各種データは、各ブロックへ出力される。

【0024】

基準クロック生成部106は、制御レジスタ105から、原クロックの分周比データを受け、この値を基に原クロックを分周して基準クロックを生成し、これをタイミング生成部107へ出力する。なお、原クロックは内蔵の発振回路で生成するものとする。

【0025】

タイミング生成部107では、基準クロックを受けると共に、制御レジスタ105から1走査期間の基準クロック数、駆動ライン数のデータを受け、これを基に1走査期間に同期したラインパルス、1フレーム期間に同期したフレームパルスを生成してデータ線駆動部110および走査線駆動111に出力する。同時に、表示メモリの読出しアドレスを生成し、アドレスデコーダ108へ出力する。

【0026】

アドレスデコーダ108は、表示データの書込み時には、制御レジスタ105から与えられる表示位置データをデコードし、これに相当する表示メモリ109内のビット線とワード線を選択する。その後、制御レジスタ105から与えられる表示データを、表示メモリ109のデータ線へ出力し、書込み動作を完了する

。一方、読出し時には、タイミング生成部 1 0 8 が出力する読出しアドレスをデコードし、該当する表示メモリ 1 0 9 内のワード線を選択する。その後、表示メモリ 1 0 9 のデータ線から、1 ライン分の表示データが一括して出力される。なお、上記の読出しアドレスは、例えば画面の先頭ラインのデータが格納されているアドレスから順に 1 ラインずつ切り換わり、最終ラインのアドレスの次は、再び先頭ラインに戻ってこの動作を繰り返す。なお、アドレス切換えタイミングは前出のラインパルスに同期し、先頭ラインのアドレスを出力するタイミングは、フレームパルスに同期するものとする。なお、アドレスデコーダ 1 0 8 は、書込み動作と読出し動作が同時に発生した場合にどちらかを優先させる、いわゆる調停機能を持つものとする。

【 0 0 2 7 】

データ線駆動部 1 1 0 は、表示メモリ 1 0 9 から読み出された表示データを、所定のオン電圧またはオフ電圧に変換し、液晶パネル 1 0 3 のデータ線へデータ信号として出力する。なお、データ信号のオン電圧とオフ電圧は、共に駆動電圧生成部 1 1 2 で生成されて与えられる。

【 0 0 2 8 】

走査線駆動部 1 1 1 へは、フレームパルスと、ラインパルスを入力し、これら信号に従い、選択電圧または非選択電圧を液晶パネル 1 0 3 の走査線に走査信号として出力する。ここで、選択電圧の印加タイミングは、フレームパルスに同期して先頭ラインに選択電圧を与え、その後ラインパルスに同期し、次ラインへ順次印加するものとする。また、選択電圧を印加する期間以外は、全て非選択電圧を印加する。なお、走査信号の選択電圧と非選択電圧は、共に駆動電圧生成部 1 1 2 で生成されて与えられる。

【 0 0 2 9 】

駆動電圧生成部 1 1 2 は、上記したデータ信号のオン電圧とオフ電圧、および走査信号の選択電圧と非選択電圧を、外部から与えられるシステム電源から生成する。また、駆動電圧生成部 1 1 2 は、制御レジスタ 1 0 5 から駆動電圧と駆動バイアス比のデータを受け、これに応じて各駆動電圧のレベルを調整する。

【 0 0 3 0 】

ここで、前述のフレームパルス、ラインパルス、基準クロック、表示データ、データ信号、走査信号のタイミンチャートを図5にまとめる。なお、ここでは1走査期間の基準クロック数を15としている。

【 0 0 3 1 】

以上説明した液晶表示制御装置102の動作により、CPU101からクロックの分周比、および1走査期間のクロック数に関する情報を与えることで、このデータに応じ、液晶パネル103を所望のフレーム周波数で駆動することが可能となる。したがって、本発明の目的である、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現可能となる。また、駆動ライン数に応じて、駆動電圧、駆動バイアス比を調整することができるため、部分表示時に適正な駆動条件で表示することができ、低消費電力化を図ることが可能である。なお、本実施の形態では、液晶に与える電圧の極性を一定の周期で反転する、いわゆる交流化について詳細な説明を省略したが、この動作は、タイミング生成部107で交流化を指示する信号を生成し、これに応じ、データ信号と走査信号の出力する電圧レベルを、適正な電圧レベルに切換えることで、容易に実現可能である。

【 0 0 3 2 】

次に、本発明一部変形例として第2の実施の形態について、図6～図13を用いて説明する。

【 0 0 3 3 】

本発明第2の実施の形態に係る液晶表示制御装置は、階調表示を実現する液晶表示制御装置である。

【 0 0 3 4 】

まず、適用する階調表示方式を、PWM（パルス幅変調）方式とした。PWM方式とは、図6に示すように、液晶パネルのデータ線に与えるデータ信号に関し、1走査期間を複数の期間に分割し、それぞれの分割期間においてオン電圧、オフ電圧のどちらを与えるかを、表示データの持つ階調情報（以下、単に階調表示データと呼ぶ）により決定することで、中間の表示輝度を得る方法である。

【 0 0 3 5 】

ここで、本発明の液晶表示制御装置にPWM方式を適用し、16階調を得る方法について考える。まず、PWM方式で必要な1走査期間の分割は、基準クロックの周期で分割することが簡単である。例えば図7に示すように、16階調を実現する場合、1走査期間の基準クロック数を15とし、この中でオン電圧の割合を、 $0/15$ 、 $1/15$ 、 $2/15$... $15/15$ とすれば良い。

【 0 0 3 6 】

ところが、先に述べたように、本発明の液晶表示制御装置は、フレーム周波数を調整するために、1走査期間の基準クロック数は15に固定されない。このため、例えば基準クロック数が15以下の場合、16階調を実現できない。また、基準クロック数が15以上の場合、オン電圧の割合を連続的に増やすことができず、リニアな実効電圧特性を実現することができない。

【 0 0 3 7 】

この問題を解決するにあたり、まずm階調を表示する場合、基準クロックの数nは $(m-1)$ 以上必要である。そこで、 $n \geq (m-1)$ として1走査期間をn分割することにした。次に、nが $(m-1)$ よりも大きい場合における、実効電圧のリニア性については、選択電圧の印加期間におけるオン電圧の割合が、液晶へ印加する実効電圧を決定する点に着目した。つまり、選択電圧を1走査期間全部に印加するのではなく、n分割の1番目から $(m-1)$ 番目の期間のみ選択電圧を与えれば、 $n = (m-1)$ の場合と同じ条件にできることを見出した。そこで、1番目から $(m-1)$ 番目の分割期間を有効期間、残りの分割期間を無効期間とし、有効期間においてオン電圧の割合を連続的に増やすことにした。例えば16階調表示を16分割で行う場合、図8に示すように、1番目から15番目の分割期間でオン電圧の割合を連続的に増やすことで各階調を実現し、16番は15番目の電圧をそのまま出力することにした。これと連動し、走査信号は、1番目から15番目の分割期間で選択電圧、16番では非選択電圧を出力することにした。以上の動作により、上記した問題点を解決することが可能である。

【 0 0 3 8 】

以下、本発明第2の実施の形態に係る液晶表示制御装置の構成と動作について

説明する。

【0039】

図9は本発明第2の実施の形態に係る液晶表示制御装置のブロック構成、および外部装置との接続関係を示したものである。図9において、901はCPU、902は本発明の液晶表示制御装置、903はパッシブマトリクス型のカラー液晶パネルである。また、液晶表示制御装置902は、システムインタフェース904、制御レジスタ905、基準クロック生成部906、タイミング生成部907、アドレスデコーダ908、表示メモリ909、データ線駆動部910、走査線駆動部911、駆動電圧生成部912、および階調処理部913、階調パレットレジスタ914から構成される。

【0040】

まず、CPU901、液晶表示制御装置902、液晶パネル903における基本的な動作について説明する。

【0041】

CPU901は、液晶パネル903に画像を表示するための階調表示データ、および液晶パネル903の各種駆動パラメータ、および階調パレットデータを、液晶表示制御装置902に与える。まず、各種駆動パラメータは、本発明第1の実施の形態と同じである。階調表示データについては、本実施の形態ではカラー表示を前提とするため、1画素につき8ビットの色情報を持ち、この中で赤(R)と緑(G)に3ビット、青(B)に2ビットを割り当てるものとする。また、階調パレットデータとは、階調表示データで指定する色が、どの階調に相当するかを決定するベースデータである。ここでは、CPU901は、RGBそれぞれ16階調の階調パレットデータの中から、RG:8種類(3ビット)、B:4種類(2ビット)の計20種類を選択し、液晶表示制御装置902に与えるものとする。これにより、4096色(RGB各16階調)から256色(1画素につき8ビットの色情報)を選んで表示することが可能となる。なお、CPU901から液晶表示制御装置902へ情報を与える動作は、本発明第1の実施の形態と同様、オペレーティングシステムとアプリケーションソフトウェアにより、予めプログラムされている。

【 0 0 4 2 】

液晶表示制御装置 9 0 2 は、C P U 9 0 1 から与えられる階調表示データ、各種駆動パラメータ、および階調パレットデータを、それぞれ表示メモリ 9 0 9、制御レジスタ 9 0 5、および階調パレットレジスタ 9 1 4 に格納する。そして、格納した駆動パラメータに従い、表示メモリ 9 0 9 から階調表示データを読み出し、これを階調パレットデータに基づいた R G B 毎の P W M 信号に変換する。さらにこの P W M 信号をデータ信号に変換して出力すると共に、対応する走査信号を出力する。

【 0 0 4 3 】

液晶パネル 9 0 3 は、R G B に対応した色のカラーフィルタ、これに対応したデータ線があり、液晶表示制御装置 9 0 2 から与えられる R G B のデータ信号を対応するデータ線に入力すると共に、走査信号を走査線に入力し、画像を表示する。

【 0 0 4 4 】

なお、データ信号と走査信号の電圧波形は、本発明第 1 の実施の形態と同様、例えば日刊工業社出版、日本学術振興会第 1 4 2 編「液晶デバイスハンドブック」P 3 9 4 ～P 3 9 9 記載の液晶駆動波形に従うものとする。

【 0 0 4 5 】

以上説明した構成と動作により、本発明第 2 の実施の形態に係る液晶表示制御装置は、本発明第 1 の実施の形態と同様、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができる。これに加え、P W M 方式による、カラー多色表示が可能となる。

【 0 0 4 6 】

次に、液晶表示制御装置 9 0 2 のより詳細な動作について説明する。

【 0 0 4 7 】

まず、システムインタフェース 9 0 4、制御レジスタ 9 0 5、基準クロック生成部 9 0 6、アドレスデコーダ 9 0 8 は、駆動電圧生成部 9 1 2 は、本発明第 1 の実施の形態と同じであるため、その説明は省略する。

【0048】

タイミング生成部907では、本発明第1の実施の形態に係るタイミング生成部107と同様、ラインパルス、フレームパルス、表示メモリの読出しアドレスを出力し、その他に、先に説明した有効期間／無効期間を指示する階調イネーブル信号を生成し、階調処理部913および走査線駆動911に出力する。

【0049】

階調処理部913は、図10に示すように、PWM信号生成部1001とPWM信号選択部1002から構成される。まず、PWM信号生成部1001は、図11に示すように、基準クロックカウンタ1101と比較器1102から成る。基準クロックカウンタの入力は、ラインパルス、基準クロック、階調イネーブル信号である。そして、ラインパルスでリセットされ、階調イネーブル信号がアクティブ期間の間、基準クロックに同期してカウント値をインクリメントする。例えば、1走査期間を16分割して16階調を表示する場合、図12に示すように、ラインパルスで1にリセットされ、その後15までカウントした後、残りの期間は15のカウント値をそのまま出力する。比較器1102は、この基準クロックのカウント値と、階調パレットレジスタ914から与えられる階調パレットデータを入力し、 $(\text{カウント値}) \leq (\text{階調パレットデータ})$ の場合は“ロー”、 $(\text{カウント値}) > (\text{階調パレットデータ})$ の場合は“ハイ”を出力する。例えば図12に示すように、階調パレットデータが“2”の場合、基準クロックのカウント値が1～2までは“ロー”、3～15は“ハイ”となる。なお、階調パレットのデータは、RG：8種類、G：4種類の計20種類あることから、PWM信号生成部1001は、それぞれの階調パレットデータに応じた20種類のPWM信号を生成する。次に、PWM信号選択部1002は、図13に示すように、1画素につき8to1セクタ2個（RG用）と、4to1セクタ1個（B用）が、1ラインの画素数分配置されている。そして、表示メモリ909から読み出される1ライン分の階調表示データに従い、PWM信号を選択して出力する。

【0050】

データ線駆動部910は、階調処理部913から与えられるPWM信号が“ロー”の場合はオン電圧、“ハイ”の場合はオフ電圧に変換し、液晶パネル103

のデータ線へデータ信号として出力する。

【 0 0 5 1 】

走査線駆動部 9 1 1 へは、フレームパルスと、ラインパルス、および階調イネーブル信号を入力し、これら信号に従い、選択電圧または非選択電圧を液晶パネル 1 0 3 の走査線に走査信号として出力する。ここで、選択電圧の印加タイミングは、フレームパルスに同期して先頭ラインに選択電圧を与え、その後ラインパルスに同期し、次ラインへ順次印加するが、この選択電圧の印加は、階調イネーブル信号がアクティブの場合のみとする。なお、それ以外の期間は、全て非選択電圧を印加する。

【 0 0 5 2 】

以上説明した液晶表示制御装置 9 0 2 の動作により、本発明第 1 の実施の形態と同様に、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現可能となる。これに加え、図 8 に示した、データ信号と走査信号を出力することが可能となるため、PWM 方式を用いてリニアな実効電圧特性を実現することができる。

【 0 0 5 3 】

なお、本発明第 2 の実施の形態で示した色数、階調数、1 走査期間の分割数等は、全て一例であり、これに限られる訳ではない。

【 0 0 5 4 】

また、本発明第 2 の実施の形態では、階調方式に PWM 方式を適応したが、これに限られる訳ではない。例えば、数フレームを 1 単位として、この中で表示オンと表示オフを表示するフレーム数を制御する、FRC（フレーム・レイト・コントロール）方式を適用することも可能である。なおこの方式の場合、1 走査期間の中でオン電圧とオフ電圧が混在することはなく、どちらかの電圧が印加される。したがって、1 走査期間を有効期間と無効期間に分ける必要はない。

【 0 0 5 5 】

次に、本発明の一部変形例として第 3 の実施の形態について、図 1 4 ～図 1 8 を用いて説明する。

【 0 0 5 6 】

本発明第 3 の実施の形態は、本発明の液晶表示制御装置において、より高画質化、低消費電力化を実現する P W M 方式の実現方法について述べたものである。

【 0 0 5 7 】

まず、先の図 8 で示した P W M 方式を実現するデータ信号は、黒、白の階調を除き、必ず 1 走査期間につき 2 回、電圧レベルの変化点が存在する。これは、1 走査期間の始まりがオン電圧、終わりがオフ電圧になっているためである。そこで、1 走査期間毎にこの関係を逆転させることで、データ信号の変化回数を半分にできると考えた。これにより、液晶の充放電に係る消費電力が半減し、装置の低消費電力化が図れる。この動作を実現するためには、例えば図 1 4 に示すように、基準クロックのカウントを、ある走査期間で 1 からインクリメントしたなら、次の走査期間では 1 5 からデクリメントさせれば良い。

【 0 0 5 8 】

ここで、仮にデータ信号と走査信号の出力タイミングに時間差がある場合、1 走査期間の始まりがオン電圧かオフ電圧かにより、液晶印加電圧の実効値に差が生じることある。このため、例えば同一階調を表示しても、ライン毎に濃淡の差が発生する可能性がある。これを解決するためには、図 1 5 に示すように、1 走査期間の始まりをオン電圧にする走査期間と、オフ電圧にする走査期間をフレーム毎に切り換え、印加電圧実効値の差を平均化すれば良い。この動作は、例えば図 1 5 に示すように、偶数フレームにおいて、基準クロックのカウントを 1 からインクリメントした走査期間は、奇数フレームでは 1 5 からデクリメントさせれば良い。

【 0 0 5 9 】

さらに、図 1 5 で示したデータ信号は、例えば同一階調を表示した場合、全データ線に対し、同じタイミングで電圧レベルが変化する。このため、一時的に大きなピーク電流が流れることになる。このピーク電流を低減する目的で、データ信号の変化タイミングをデータライン毎にずらすことを考えた。例えば、図 1 6 に示すように、基準クロックのカウンタを偶数データライン用と奇数データライン用に 2 種類用意し、それぞれのカウンタにおけるインクリメントとデクリメン

トのタイミングを反転させることにした。これにより、偶数データラインと奇数データラインに印加するデータ信号の位相を、180度ずらすことができる。さらに発展し、図17に示すように、基準クロックのカウンタを複数個用意し、カウント値のタイミングをそれぞれ1基準クロック分ずらすことにより、よりデータ信号の電圧レベル変化を分散することが可能である。

【0060】

次に、これまで述べてきたPWM方式を実現するデータ信号は、黒、白の階調においては、電圧レベルが変化しない。このため、中間階調と黒または白が混在した画像において、この電圧レベルの変化点数差に起因した表示むらが発生する可能性がある。これを解決するには、黒、白の階調においても他の中間階調と同様に、データ信号の電圧レベルを変化させれば良い。そこで、例えば、図18に示すように、有効期間の基準クロック数を15ではなく17に設定し、カウント値の始まりを0、終わりを16とした。これにより、例えば図18に示すように、階調パレットデータが“0”（黒）の場合でも、PWM信号が1走査期間に1回変化していることが分かる。

【0061】

ここで、黒または白の階調でデータ信号を変化させると、消費電力は増加する。そこで、表示むら抑制を優先するか、低消費電力を優先するかで、黒、白のデータ信号を変化させる／させないを切り換えることを考えた。具体的には、図18に示すように、データ信号を変化させない時には、基準クロックのカウント値における“0”と“16”を、“1”と“15”に切り換えれば良い。なお、この動作は、前述の駆動パラメータの設定と同様、CPUから命令を与えることで実現可能である。

【0062】

以上述べた、本発明第1～第3の実施の形態は、自由に組み合わせることが可能である。また、また、本発明で述べた駆動パラメータの他に、コントラスト調整、表示オフ機能等、色々な設定が考えられるが、これらは全て本発明の実施の形態で述べた、CPUから制御レジスタに設定値を与え、そこから各ブロックを制御する構成により、容易に実現可能である。また、本発明の実施の形態で述べ

た液晶表示制御装置は、1チップのLSIで構成することを前提に述べたが、これに限られる訳でなく、機能別に分割した2チップ、3チップ構成でも良い。

【0063】

以上、上記第一の実施の形態の液晶表示制御装置によれば、原クロックの分周比、および1走査期間のクロック数を設定するためのレジスタを設け、そのレジスタに外部から設定値を入力できるようにした。これにより、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現できる。

【0064】

また、上記第二の実施の形態の液晶表示制御装置によれば、PWM方式による階調表示機能を設ける場合、1走査期間を有効期間と無効期間に分け、有効期間でのみ、表示データに対応した時間幅のデータ電圧、および走査信号の選択電圧レベルを与えることにした。これにより、1走査期間のクロック数が変化しても、階調表示データに対してリニアな実効電圧特性を得ることができる。

【0065】

さらに、上記第三の実施の形態の液晶表示制御装置によれば、PWM方式を実現する各種データ信号波形を提示した。これにより、低消費電力化、高画質化が実現できる。

【0066】

【発明の効果】

本発明の液晶表示制御装置は、任意の範囲で部分表示を可能とすることで低消費電力を実現できる。

【0067】

また、液晶表示制御装置は、液晶パネルの特性等に合わせ、フレーム周波数自体を容易に切換え可能であり、液晶パネルの特性等に応じて良好な表示コントラストを実現することができる。

【0068】

また、液晶表示制御装置は、消費電力を抑え、良好なコントラストにより階調表示を実現することができる。

【図面の簡単な説明】

【図 1】

本発明第 1 の実施の形態に係わる、液晶表示制御装置の構成を示すブロック図である。

【図 2】

本発明第 1 の実施の形態に係わる、フレーム周波数の設定方法を説明する図である。

【図 3】

本発明第 1 の実施の形態に係わる、制御信号群の内容を説明する図である。

【図 4】

本発明第 1 の実施の形態に係わる、制御信号群の動作を示すタイミング図である。

【図 5】

本発明第 1 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 6】

本発明第 2 の実施の形態に係わる、P W M方式の原理を説明する図である。

【図 7】

本発明第 2 の実施の形態に係わる、P W M方式の動作を示すタイミング図である。

【図 8】

本発明第 2 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 9】

本発明第 2 の実施の形態に係わる、液晶表示制御装置の構成を示すブロック図である。

【図 1 0】

本発明第 2 の実施の形態に係わる、階調処理部の構成を示すブロック図である。

【図 1 1】

本発明第 2 の実施の形態に係わる、P W M 信号生成部の構成を示すブロック図である。

【図 1 2】

本発明第 2 の実施の形態に係わる、P W M 信号生成部の動作を示すタイミング図である。

【図 1 3】

本発明第 2 の実施の形態に係わる、P W M 信号選択部の構成を示すブロック図である。

【図 1 4】

本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 5】

本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 6】

本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 7】

本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【図 1 8】

本発明第 3 の実施の形態に係わる、液晶表示制御装置の動作を示すタイミング図である。

【符号の説明】

1 0 1 … C P U

1 0 2 … 液晶表示制御装置

1 0 3 … 液晶パネル

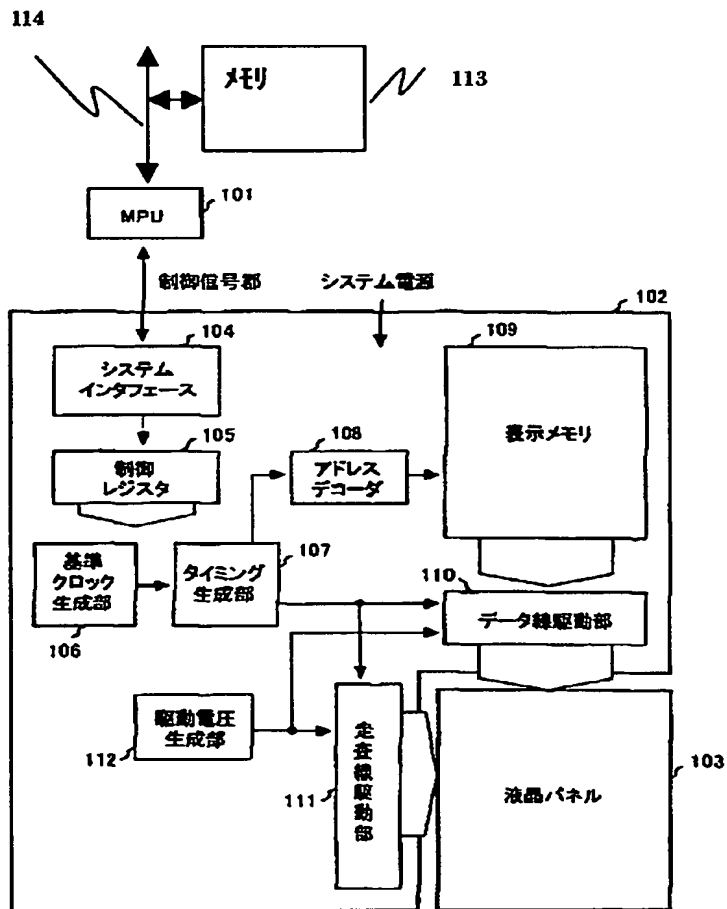
1 0 4 … システムインタフェース

- 1 0 5 …制御レジスタ
- 1 0 6 …基準クロック選択部
- 1 0 7 …タイミング生成部
- 1 0 8 …アドレスデコーダ
- 1 0 9 …表示メモリ
- 1 1 0 …データ線駆動部
- 1 1 1 …走査線駆動部
- 1 1 2 …駆動電圧生成部
- 9 1 3 …階調処理部
- 1 0 0 1 …PWM信号生成部
- 1 0 0 2 …PWM信号選択部

【書類名】 図面

【図 1】

図 1



【図 2】

図2

駆動ライン数	分周比	1走査期間の 基準クロック数	フレーム周波数
160	1	18	69.4 Hz
130	1	22	69.9 Hz
100	1	28	71.4 Hz
70	2	20	71.4 Hz
40	4	18	69.4 Hz
10	16	18	69.4 Hz
160	1	21	59.5 Hz
130	1	26	59.2 Hz
100	1	33	60.6 Hz
70	2	24	59.5 Hz
40	4	21	59.5 Hz
10	16	21	59.5 Hz

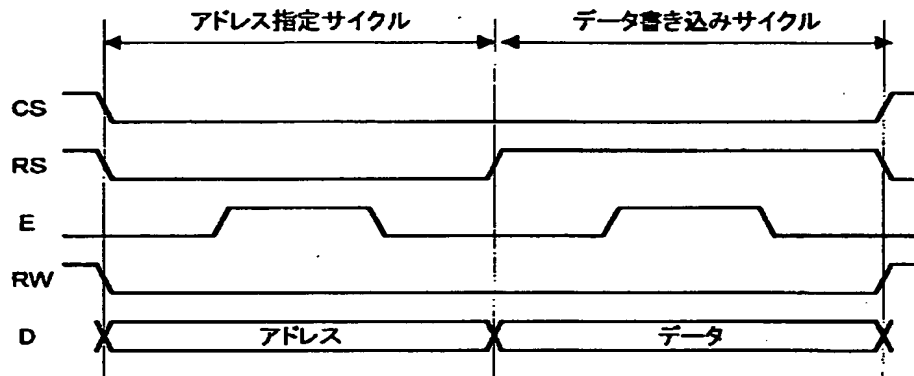
【図 3】

図3

信号名	意 味	“ロー”	“ハイ”
CS	チップの選択	アクセス可	アクセス不可
RS	レジスタのアドレス/データの選択	アドレス	データ
E	データ書き込み/読出しの起動	非起動	起動
RW	データ書き込み/読出しの選択	書き込み	読出し
D	双方向データ	—	—

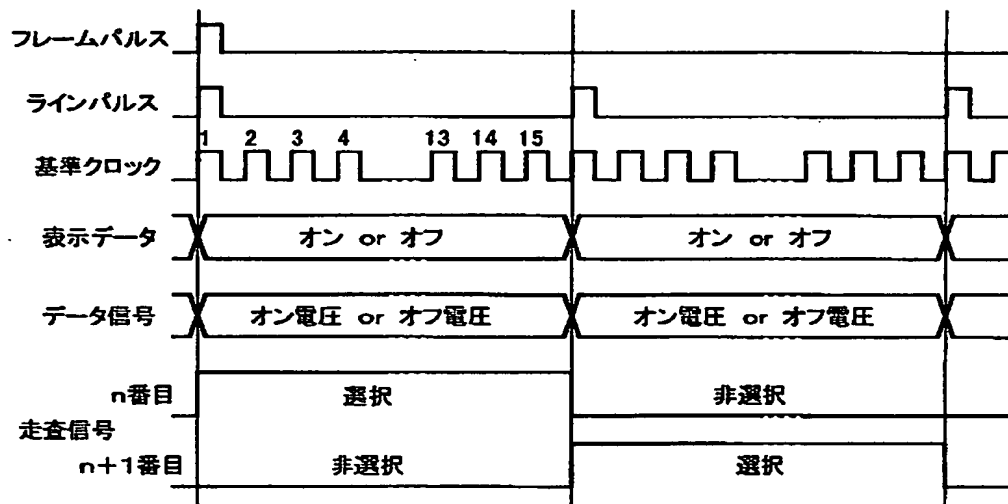
【図 4】

図4

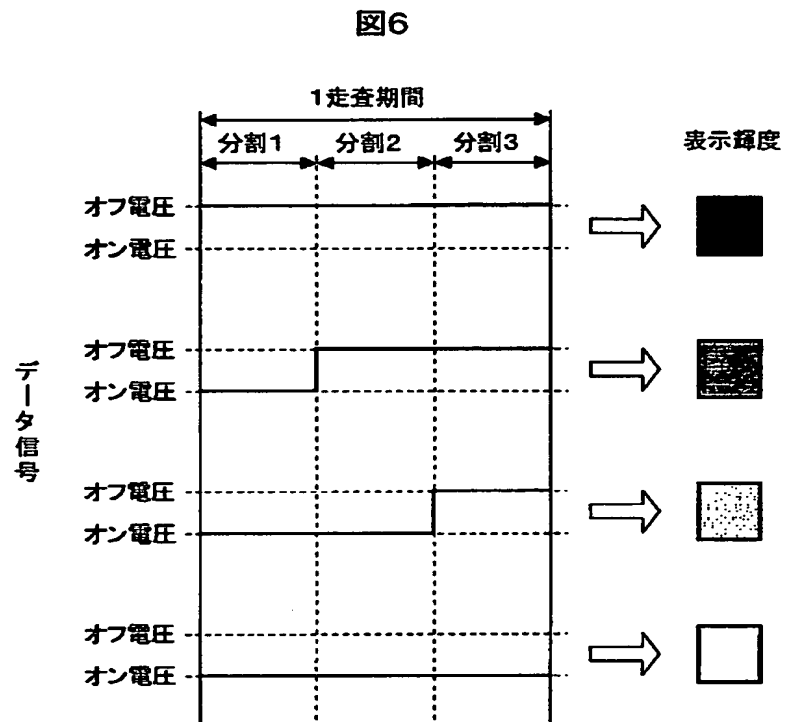


【図 5】

図5

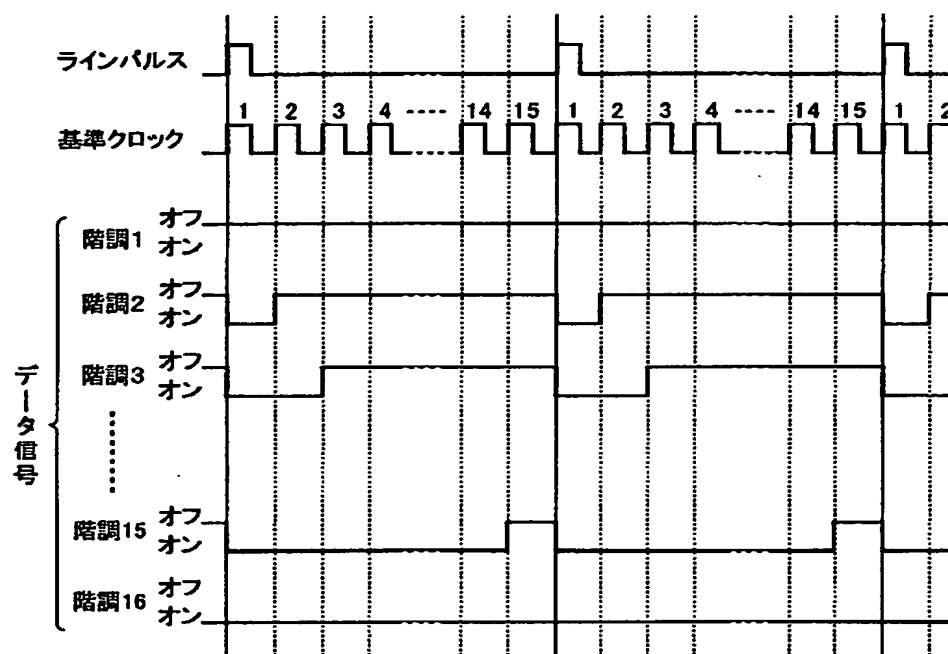


【図 6】



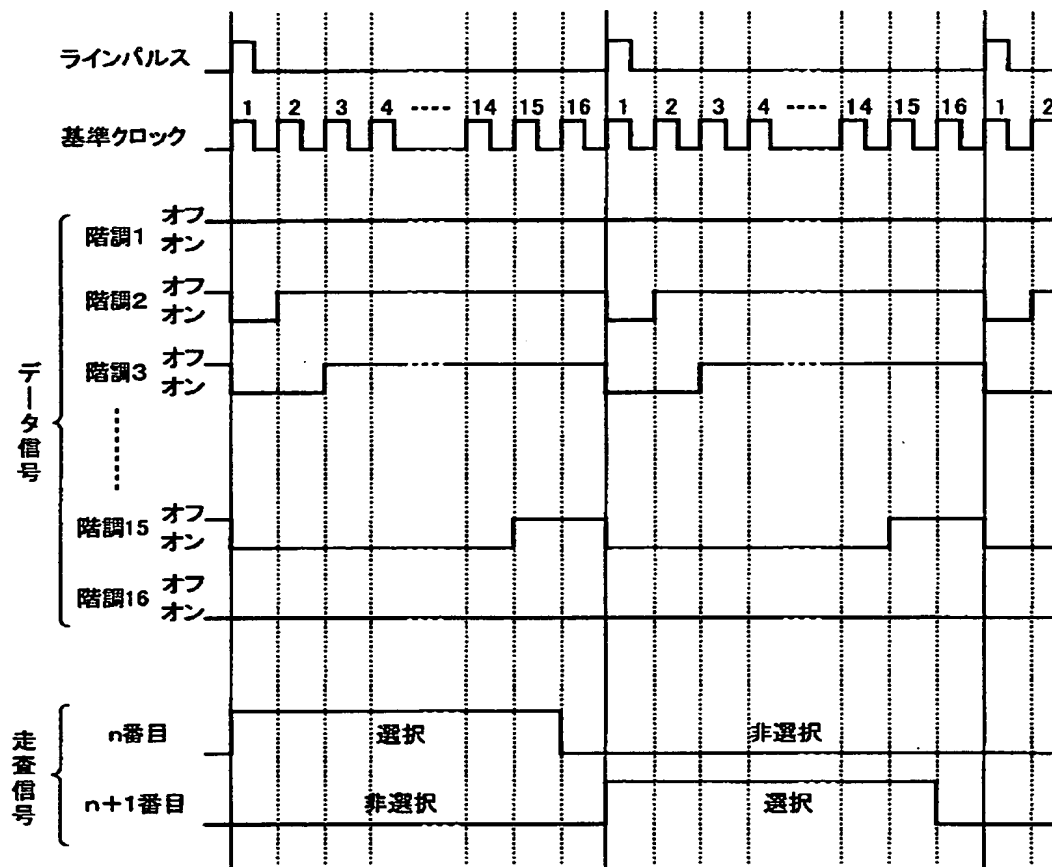
【図 7】

図7

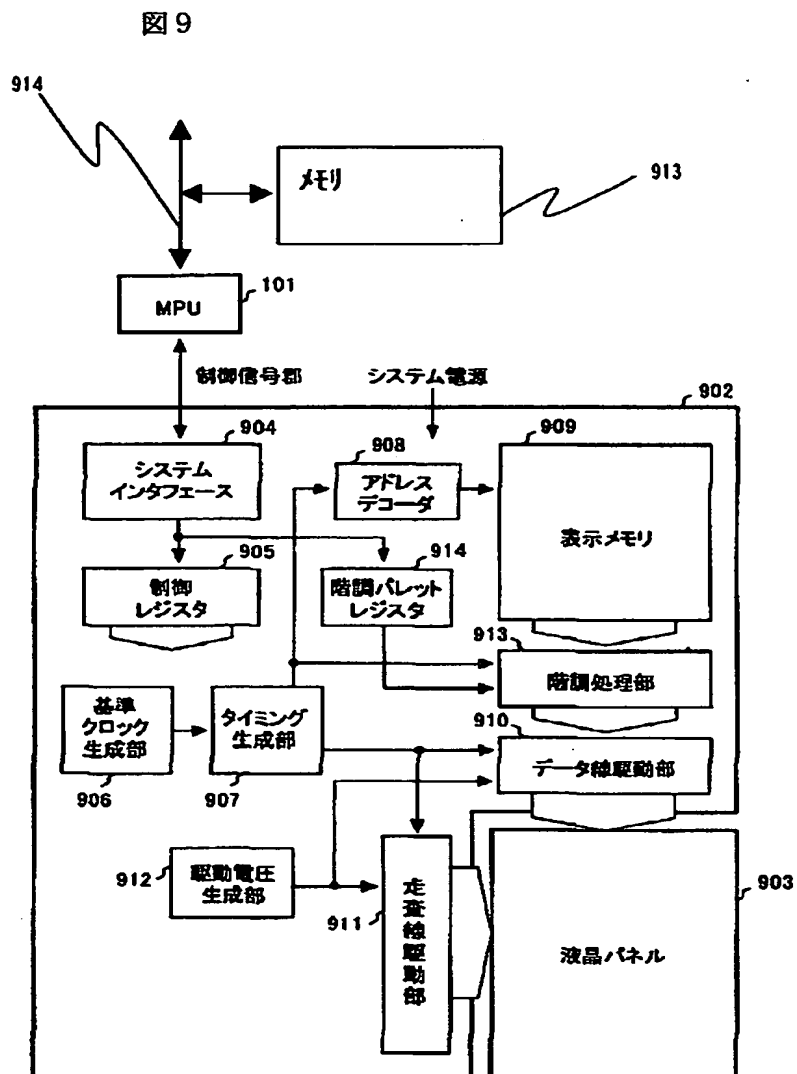


【図 8】

図8

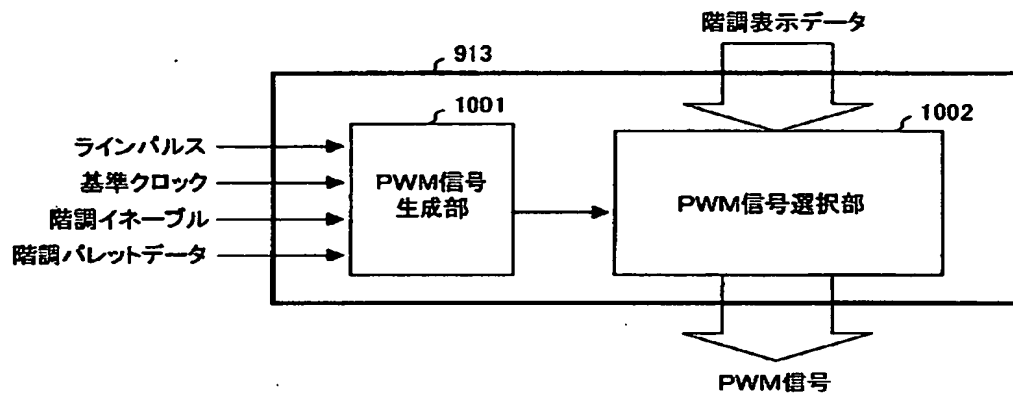


【図9】



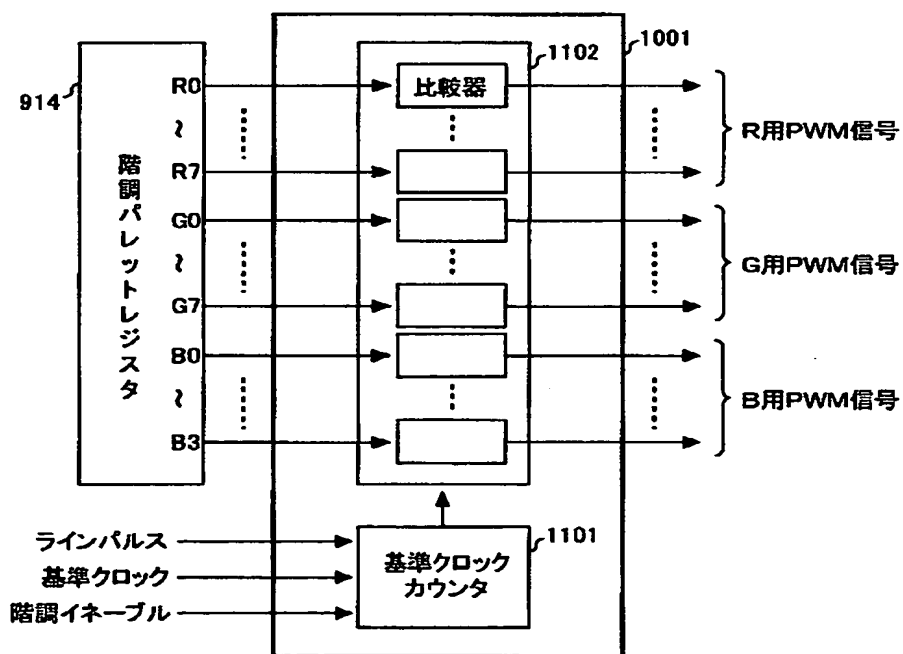
【図 1 0】

図10



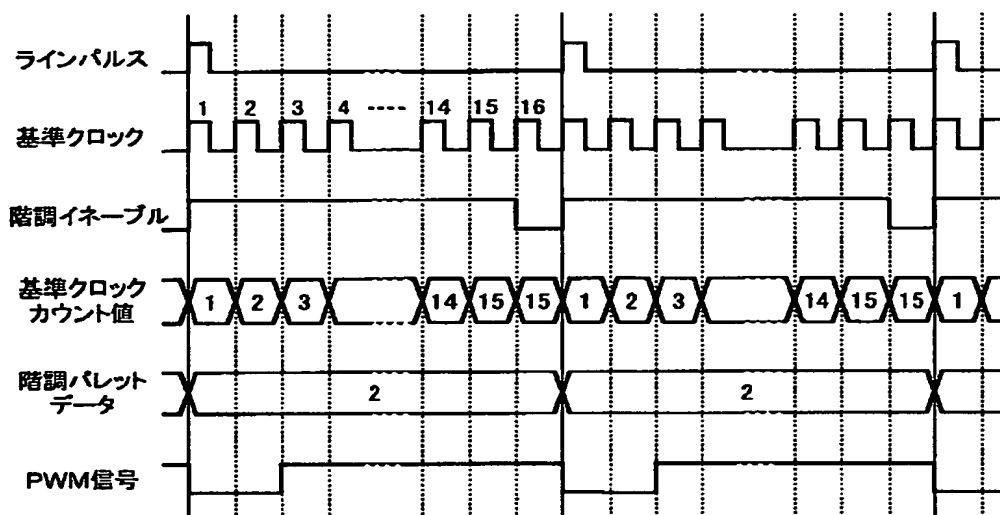
【図 1 1】

図11



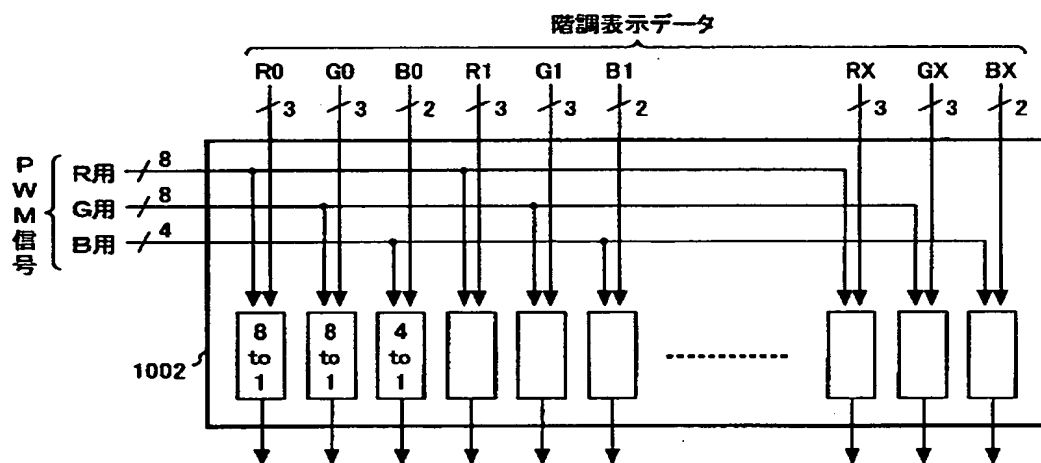
【図 1 2】

図12



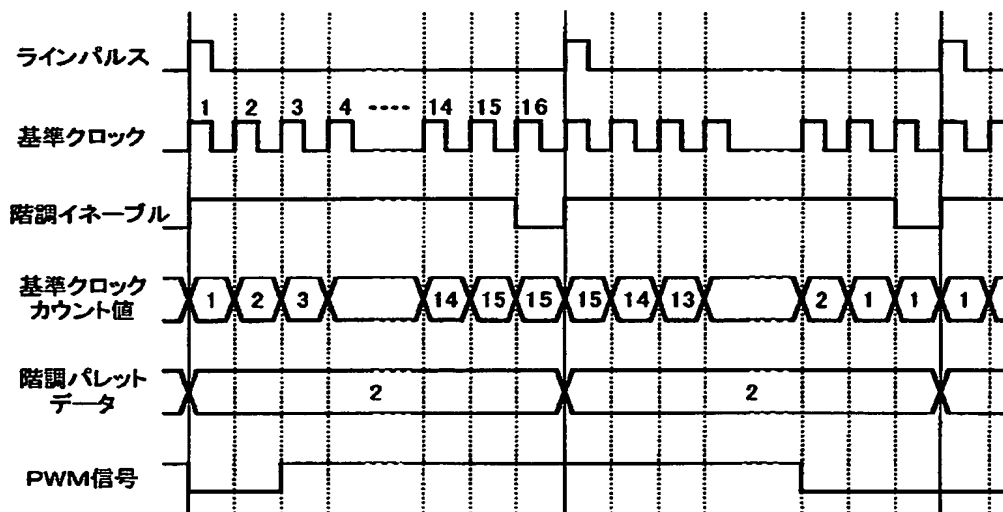
【図 1 3】

図13



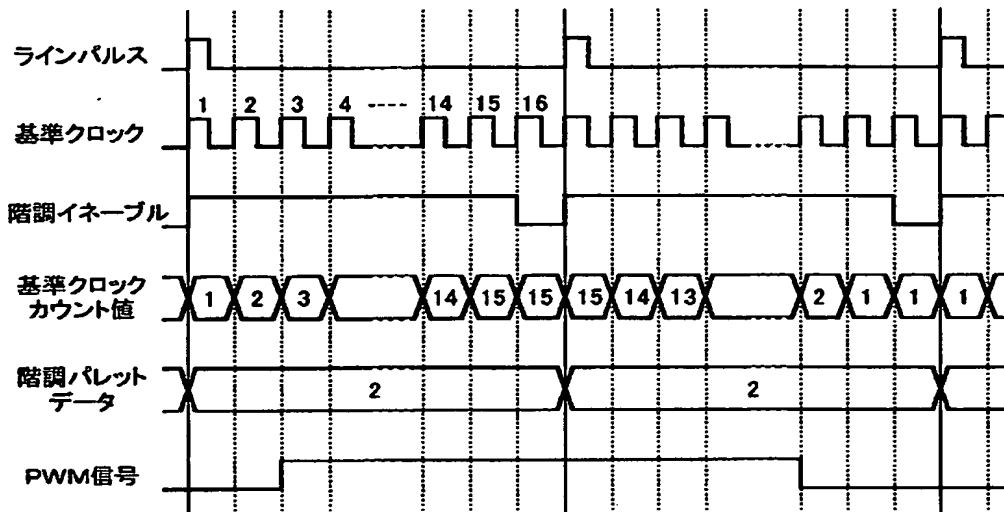
【図 1 4】

図14

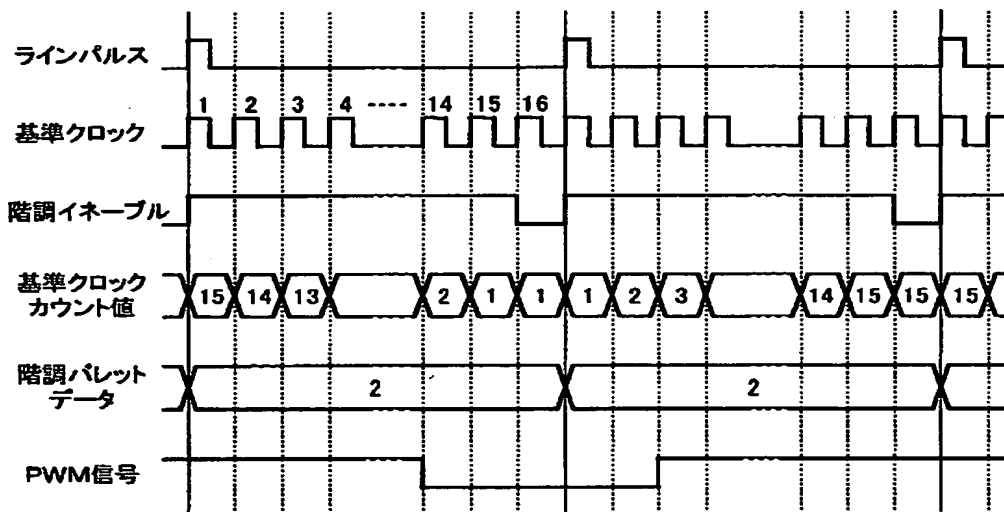


【図 1 5】

図15



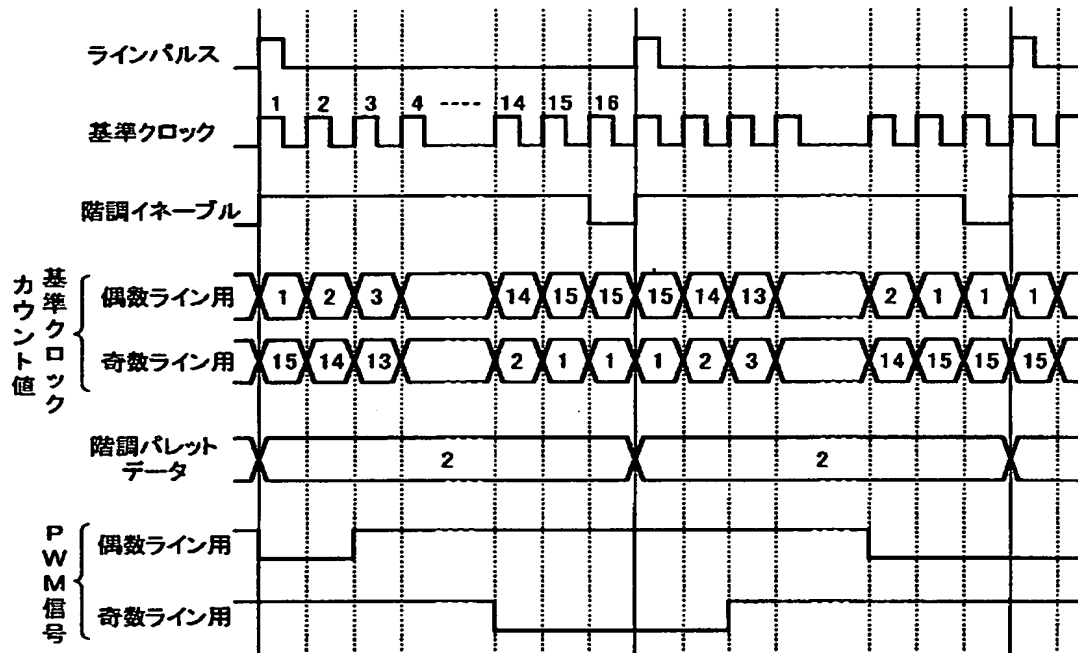
偶数フレーム



奇数フレーム

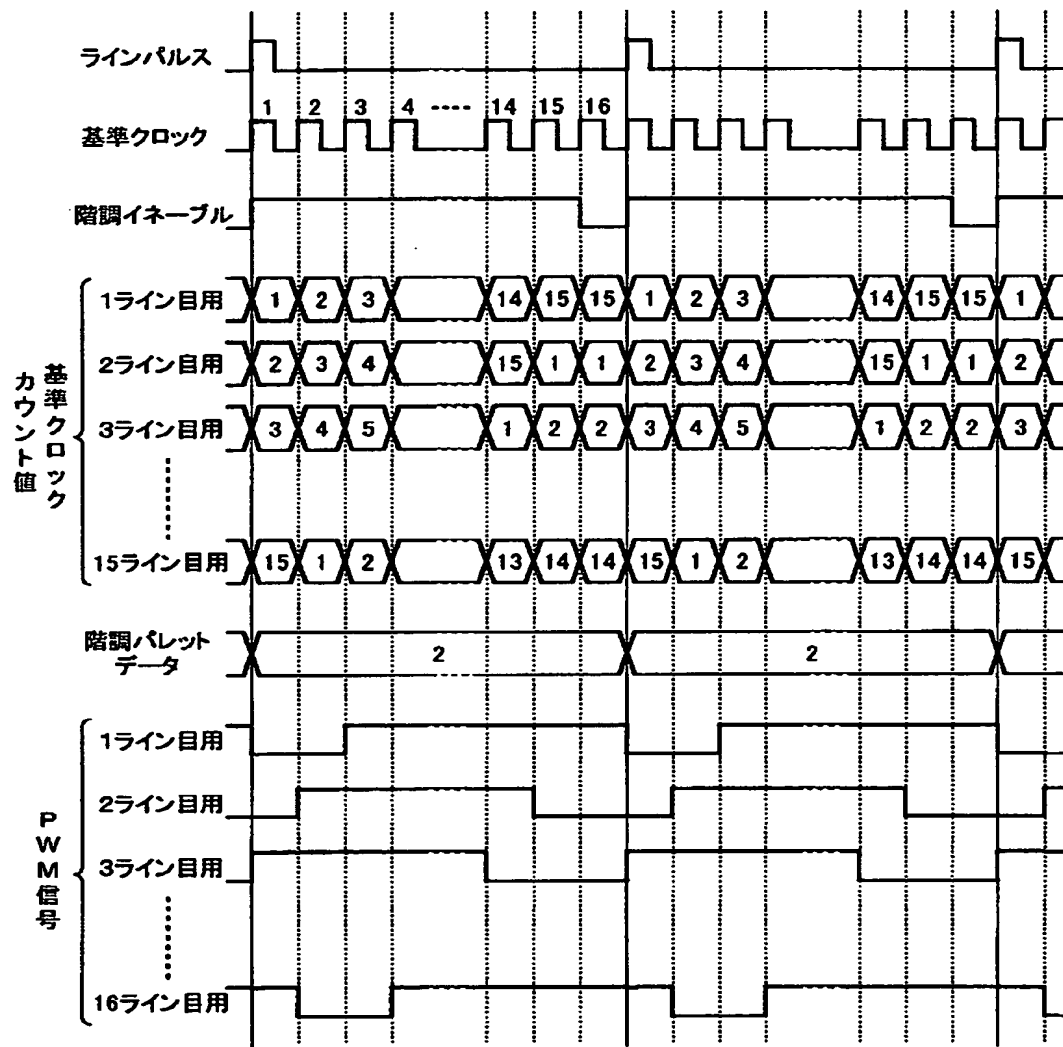
【図 1 6】

図 16



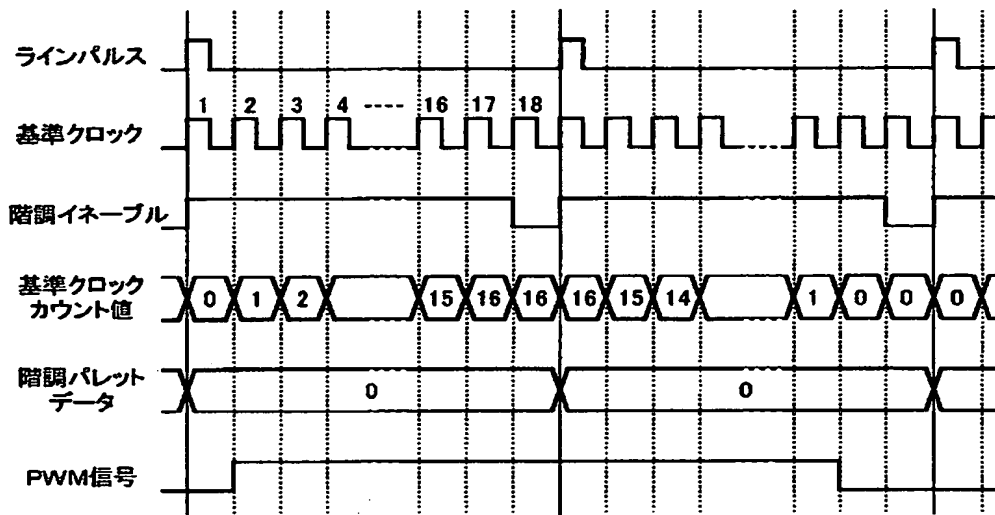
【図 1 7】

図17

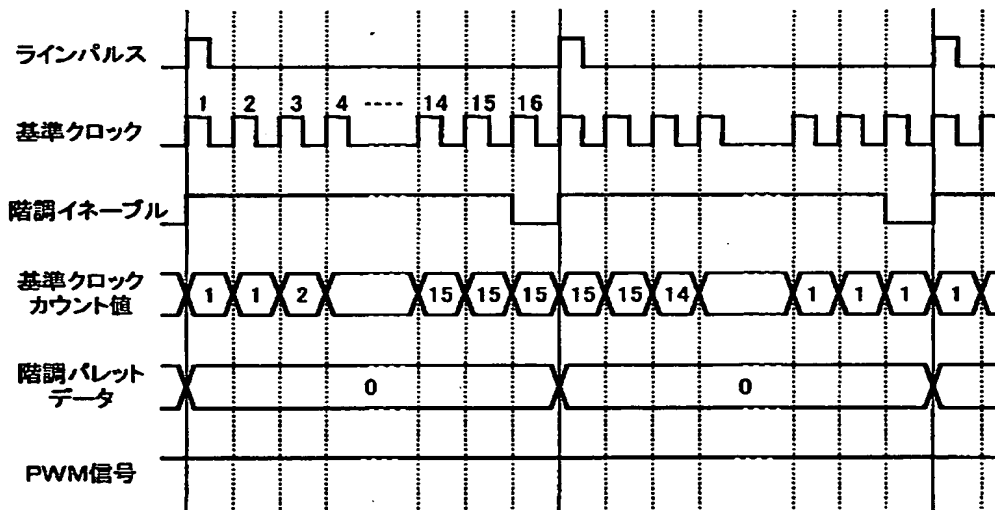


【図 1 8】

図18



電圧レベル変化有り



電圧レベル変化無し

【書類名】 要約書

【要約】

【課題】

液晶パネルの一部を選択的に駆動することが可能であると共に、選択部分の駆動ライン数に従い、駆動電圧、駆動バイアス比、基準クロック周波数を設定することができる、液晶表示制御装置において、部分表示時の駆動ラインを限定することなくフレーム周波数を一定に保つことができ、また、フレーム周波数自体を容易に切換え可能な液晶表示制御装置を提供することにある。

【解決手段】

上記課題を解決するにあたり、本発明の液晶表示制御装置は、原クロックの分周比、および1走査期間のクロック数を設定するためのレジスタを設け、そのレジスタに外部から設定値を入力できるようにした。これにより、様々な駆動ライン数において、フレーム周波数をほぼ一定に保つことができ、またフレーム周波数自体の変更も容易に実現できる。また、本発明の液晶表示制御装置に、PWM方式による階調表示機能を設ける場合、1走査期間を有効期間と無効期間に分け、有効期間でのみ、表示データに対応した時間幅のデータ電圧、および走査信号の選択電圧レベルを与えることにした。これにより、1走査期間のクロック数が変化しても、階調表示データに対してリニアな実効電圧特性を得ることができる。さらに、PWM方式を実現する各種データ信号波形を提示した。これにより、低消費電力化、高画質化が実現できる。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所